

# ABSTRAKT PŘEDNÁŠKY

## Rozšíření souboru instrukcí ARM procesoru pro multimediální digitální komunikace

Prof. Ing. Karel Vlček, CSc.  
Univerzita Tomáše Bati ve Zlíně,  
Fakulta aplikované informatiky, Ústav počítačových a komunikačních systémů

Cílem rozšíření souboru instrukcí ARM procesoru je dosažení vyšší efektivity vykonávání speciálních operací implementovaných jako soubor instrukcí výpočetně náročných operací při přenosech (modulacích a demodulacích) multimediálních zpráv. Návrh přídatných operací je dosažen návrhem speciálních instrukcí RISC procesoru. Instrukce jsou implementovány jako přídatný dekodér instrukcí ARM procesoru. Tento dekodér je zapojen jako konečný automat s příslušnými registry z volně programovatelných hradel na čipu. Při častém opakování operací je dosažena žádaná úspora času. Pro popis přídatného dekodéru instrukcí je použit jazyk SystemC nejenom pro úroveň RTL (Register Transaction Level), ale také s využitím popisu TLM (Transaction Level Modeling), který tím, že dosahuje vyšší úrovně abstrakce, dovoluje přenositelnost návrhu a usnadňuje i volbu implementační báze. Text tohoto dokumentu zachycuje příznačné technologické trendy účelově zaměřených komunikačních integrovaných obvodů. Je nepochybné, že důležitou okolností, která ovlivňuje rozvoj tohoto segmentu výroby polovodičových součástek a tím i zásadním způsobem jejich architekturu a oblasti použití, je jejich funkčnost – jejich schopnost být všestranně použitelné a zároveň splňovat zcela specifické úlohy. Těmi specifickými úlohami se rozumí úlohy kladené na mobilní komunikační systémy. Míra integrace polovodičových součástek dosáhla úrovně, která dovoluje slučovat u jedné součástky funkce systémové s funkcemi speciálními, kterými bezpochyby jsou doprovázeny požadavky radiofrekvenčních podsystémů, ale i dalších funkčností orientovaných na komfortní zpracování přijatých zpráv, případně automatické generování odpovědí směřujících do komunikační sítě.



Komplexnost požadavků vystupuje do popředí zejména, jsou-li do problematiky zahrnována ekonomická hlediska. Výroba čipů, jejich zapouzdření a uživatelská podpora je sama o sobě problematika podmiňovaná velkými výrobními náklady. Tuto okolnost je nutné brát v úvahu, proto je tlak na univerzálnost integrovaných obvodů tak značný. Moderní hradlová pole, jak jsme si zvykli tyto součástky nazývat, se vyznačují velkým počtem volně programovatelných hradel, která mohou být sestavována do aplikačních zapojení tak, aby plnila specifickou funkci systémů; to ale nestačí, čipy jsou osazovány i velmi výkonnými vestavěnými (embedded) procesory, s vnitřními architekturami, které jsou schopné vykonávat požadovaný výpočetní algoritmus dostatečně rychle, tedy takových procesorů, které plní v daném uspořádání systémů úlohu výpočetních jednotek. Tato alternativa k účelově zapojené části systému (aplikačně specifickému hardware) je velmi důležitá, umožňuje totiž využít části aplikačních kódů – uživatelských programů – které byly vyvinuty a osvědčily se v mnoha předcházejících aplikačních úlohách. Tento postup zároveň umožňuje zrychlit proces od aplikačního návrhu do finální podoby, do podoby součástky se specifikovanou funkcí a s cílenou funkčností zaměřenou na pokrytí požadavků zákazníků. Metodou pro další zvýšení výpočetního výkonu vestavěných procesorů je postup uvedený v titulu textu.

**Klíčová slova:** VHDL, IP, Verilog, SystemC – AMS (Analog Mixed Signal), RTL, TLM, Systémový návrh na čipu (SoC), Síťové propojování na čipu (NoC), HW/SW Co-design, MEMS, OOP, GALS (Globally Asynchronous, Locally Synchronous), 3D design.

